

Двоично-десятичный дешифратор

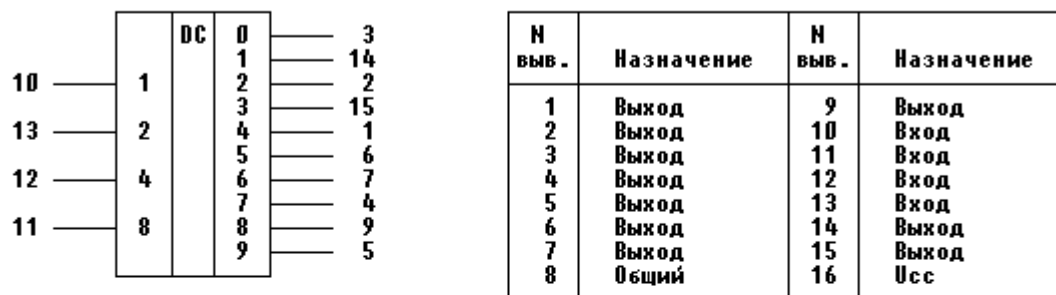
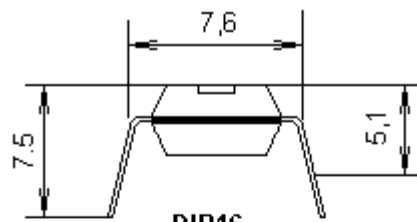


Таблица истинности

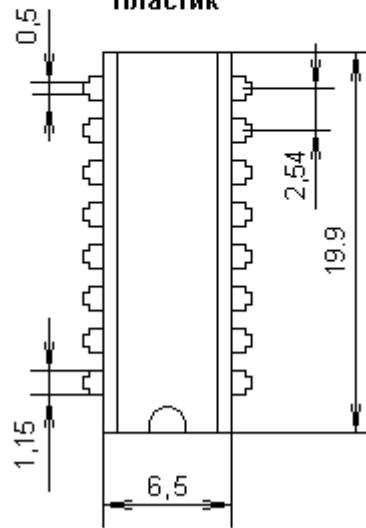
Входы				Выходы									
8	4	2	1	0	1	2	3	4	5	6	7	8	9
0	0	0	0	1	0	0	0	0	0	0	0	0	0
0	0	0	1	0	1	0	0	0	0	0	0	0	0
0	0	1	0	0	0	1	0	0	0	0	0	0	0
0	0	1	1	0	0	0	1	0	0	0	0	0	0
0	1	0	0	0	0	0	0	1	0	0	0	0	0
0	1	0	1	0	0	0	0	0	1	0	0	0	0
0	1	1	0	0	0	0	0	0	0	1	0	0	0
0	1	1	1	0	0	0	0	0	0	0	1	0	0
1	0	0	0	0	0	0	0	0	0	0	0	1	0
1	0	0	1	0	0	0	0	0	0	0	0	0	1
1	0	1	0	0	0	0	0	0	0	0	0	1	0
1	0	1	1	0	0	0	0	0	0	0	0	0	1
1	1	0	0	0	0	0	0	0	0	0	0	1	0
1	1	0	1	0	0	0	0	0	0	0	0	0	1
1	1	1	0	0	0	0	0	0	0	0	0	1	0
1	1	1	1	0	0	0	0	0	0	0	0	1	0
1	1	1	1	0	0	0	0	0	0	0	0	0	1

Данная микросхема предназначена для преобразования двоично-десятичного кода в десятичный и двоичного в восьмеричный.

Микросхема имеет 4 двоичных входа и 10 выходов. Каждой из 10 комбинаций сигналов на входах соответствует появление напряжения высокого уровня на одном из выходов, при этом на остальных 9 выходах - низкий уровень напряжения. Высокий уровень напряжения на входе 11 (разряд D8) запрещает дешифрацию на выходах 0..7. Каждый выход микросхемы нагружен мощным инвертором, что позволяет использовать ее для индикации.



DIP16
Пластик



Тип микросхемы	К176ИД1
Фирма производитель	СНГ
Функциональное назначение	4-разрядный двоично-десятичный дешифратор 4 на 10
T, C	-10...+70
Vdd min...Vdd max, В	+5...+10
Pd, мВт	300
Напр. сиг.	C-Q
Vil(Vnl), В при Vdd=5В	(<0.3)
Vih(Vnh), В при Vdd=5В	(>8.2)
Icc, мкА при Vdd=5В	(<3)
TrHL tip, нс при Vdd=5В	300
TrLH tip, нс при Vdd=5В	300
Корпус	16DIP