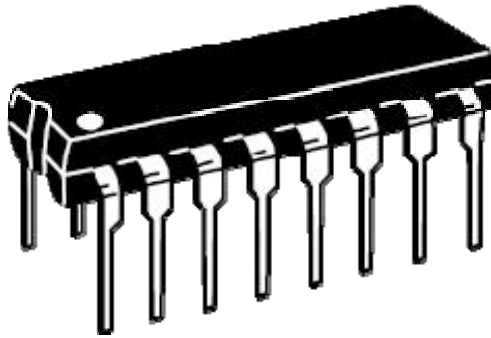


Микросхема K561PY2 представляет собой статическое **ОЗУ**, имеющее организацию: 256 слов по 1 биту (256 ячеек хранения данных).



Корпус: DIP-16

Основные параметры K561PY2:

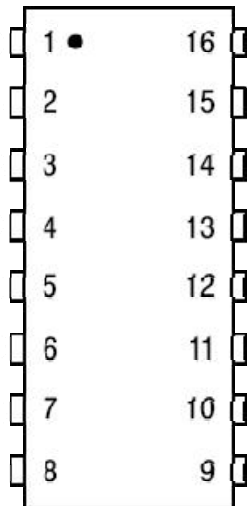
(при $U_{пит}=9В$, $t=+25^{\circ}C$)

Упит. раб.	6-12V
Ток потребления статический (хранения): K561PY2A K561PY2Б K561PY2В	< 10 мкА <200 мкА < 8 мкА
Ток потребления динамический: K561PY2A K561PY2Б	<10 мА <50 мА
Входное напряжение: низкого уровня высокого уровня	<0,6В >7,7В
Выходное напряжение: низкого уровня высокого уровня	<0,05В >8,4В
Выходной ток: низкого уровня высокого уровня	не менее: 2,0мА 0,6мА
Ёмкость нагрузки: номинальная предельная	50пФ 500пФ
Время цикла чтения/записи: K561PY2A K561PY2Б K561PY2В	800нс 1300нс ~950нс
Корпус	2106.16-2 (DIP-16)
Диапазон температур	- 10..+70°C
Аналог	CD4061A

Входные и выходные уровни сигналов зависят от напряжения питания и, в общем случае, соответствуют таковым у других микросхем серий КМОП-логики.

Микросхемы K561PY2 с различными буквенными индексами (А,Б,В,АВ) отличаются параметрами быстродействия и потребления.

Расположение выводов K561PY2:



Бит хранения данных вносится в память по выбранному адресу А0-А7 через вход D. Как адрес ячейки записи, так и адрес ячейки считывания выбираются в произвольном порядке.

Для чтения и записи на вход CS следует подать напряжение низкого уровня. Напряжением высокого уровня на входе CS эти операции запрещаются, а выходы переходят в Z-состояние. В моменты высокого уровня на входе CS можно менять адреса ячеек (независимо от уровня на входе R/W). Вход CS в схемах, где объединяется много корпусов K561PY2, служит сигналом выбора отдельного корпуса.

Выходы Q станут активными (чтение), если на обоих входах CS и R/W уровни низкие. Если на входе R/W сменить уровень на высокий, можно записать бит информации. Сигналы управления и выходные состояния сведены в таблицу.

Назначение выводов K561PY2:

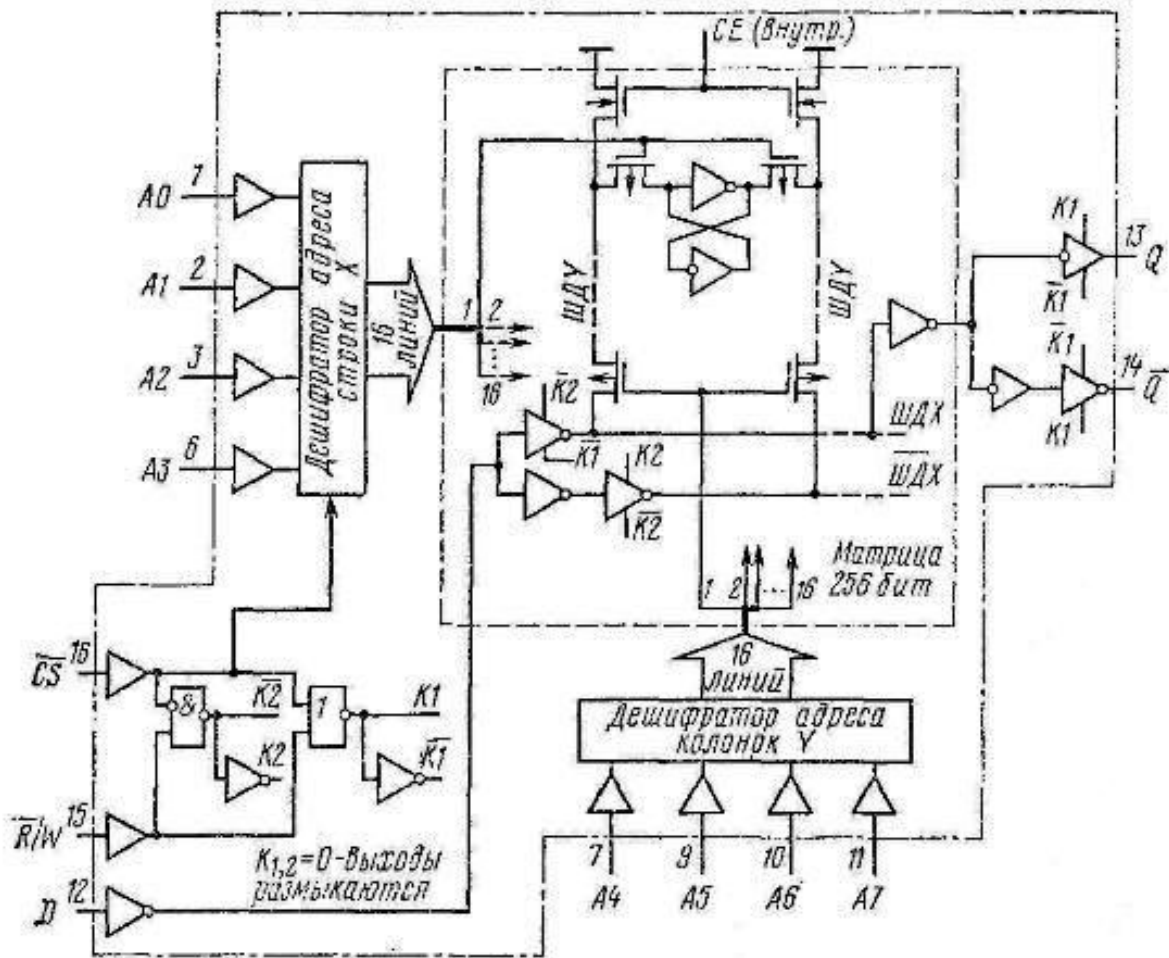
1	A0	Вход адреса
2	A1	Вход адреса
3	A2	Вход адреса
4	GND	Общий
5	+U	+ Питание
6	A3	Вход адреса
7	A4	Вход адреса
8		Не подключен
9	A5	Вход адреса
10	A6	Вход адреса
11	A7	Вход адреса
12	D	Вход данных
13	Q	Выход прямой
14	\bar{Q}	Выход инверсный
15	R/W	Чтение/Запись
16	CS	Выбор кристалла

Таблица функционирования K561PY2

Входы			Код адреса	Выход	Режим
\bar{CS}	$\bar{R/W}$	D	(А0-А7)	Q, \bar{Q}	
0	1	0	Адрес	Z	Запись "0"
0	1	1	Адрес	Z	Запись "1"
0	0	X	Адрес	1/0	Чтение
1	X	X	X	Z	Хранение

0 - низкий уровень, 1 - высокий уровень,
Z - высокоимпеданное состояние.

Структурная схема микросхемы К561РУ2:



Структурная схема ОЗУ К561РУ2 показана на рисунке. В центре ОЗУ располагается матрица из 256 защелок-триггеров (показана схема одного триггера). Триггеры образуют 16 колонок и 16 рядов. Соответственно имеется 16 вертикальных и 16 горизонтальных линий управления, которые выходят из дешифраторов адреса колонок Y и адреса строки X соответственно. Оперативное запоминающее устройство имеет восемь входов адреса. Первые четыре разряда A0 — A3 выбирают адрес линии, старшие четыре A4 — A7 адрес колонки, где расположены ячейки хранения каждого одноразрядного слова.

Группа логических элементов, образующих входы CS (доступ к памяти) и R/W (Чтение/Запись), вырабатывает внутренние сигналы K2, K2 (для разрешения записи) и K1, K1 (для разрешения или запрета чтения содержимого памяти).

Выходы 13 и 14 (выходы Q прямой и инверсный) обслуживают инверторы, имеющие высокоимпедансное состояние (Z).

На вход D надо подавать напряжения высоких и низких уровней КМОП. Выходы ОЗУ могут обслуживать входы микросхем ТТЛ.

Данные ОЗУ К561РУ2 удобны для систем с шинной структурой (имеется Z- состояние выходов, входы записи D и выходы Q — отдельные). Вход и выход микросхемы можно объединять на одной информационной шине.

Каждый элемент памяти (ЭП) представляет собой статический триггер на основе МДП-транзисторов. В данном случае микросхема К561РУ2 изготовлена по КМОП-технологии, поэтому ее основу составляет триггер на МОП-транзисторах комплементарного типа. У триггера два парафазных совмещенных входа-выхода. Ключевыми транзисторами триггер соединен с разрядными шинами, по которым подводится к триггеру при записи и отводится от него при считывании информация в парафазной форме представления. Ключевые транзисторы затворами соединены с адресной шиной (строкой). При возбуждении строки сигналом выборки $CE=1$, снимаемым с выхода дешифратора адреса строк, ключевые транзисторы открываются и подключают входы-выходы триггера к разрядным шинам. При отсутствии сигнала выборки строки, т. е. при $CE=0$, ключевые транзисторы закрыты и триггер изолирован от разрядных шин. Таким образом реализуют в матрице режим обращения к ЭП для записи или считывания информации и режим хранения информации.

Материал подготовлен фирмой «ТЭК» - «Телефония и Электронные компоненты»

www.tec.org.ru

Тел: (812)716-38-00,

г.Санкт-Петербург

СВЕДЕНИЯ О ПРИЕМКЕ

Микросхемы интегральные К561РУ2А ВК, К561РУ2Б ВК соответствуют техническим условиям АДБК.431200.731 - 07 ТУ и признаны годными для эксплуатации.

Штамп ОТК

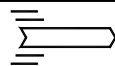
Перепроверка произведена _____
Дата

Штамп ОТК

УКАЗАНИЯ ПО ЭКСПЛУАТАЦИИ

«ВНИМАНИЕ-Соблюдайте меры предосторожности при работе – ПРИБОРЫ, ЧУВСТВИТЕЛЬНЫЕ К СТАТИЧЕСКОМУ ЭЛЕКТРИЧЕСТВУ».

Допустимое значение статического потенциала 100 В.



МИКРОСХЕМЫ К561РУ2А ВК, К561РУ2Б ВК

Россия, 248009, г.Калуга,
Грабцевское шоссе,43

Код ОКП: 6331319881 – К561РУ2А ВК 6331319891 – К561РУ2 Б ВК

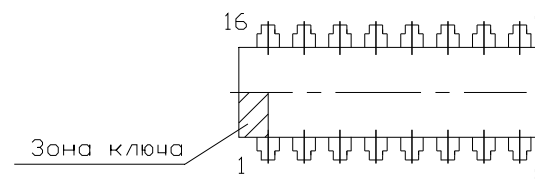
ЭТИКЕТКА

ЛСАР.431220.001 ЭТ

Микросхемы интегральные К561РУ2А ВК, К561РУ2Б ВК – оперативное запоминающее устройство со схемой управления (статическое).

Климатическое исполнение УХЛ.

Схема расположения выводов



Нумерация выводов показана условно.

Ключ показывает начало отсчета выводов.

Масса не более 1,5 г.

Таблица назначения выводов

Обозначение вывода	Назначение вывода
1	Адресный вход столбца А3
2	Адресный вход столбца А2
3	Адресный вход столбца А1
4	Общий GND
5	Питание Ucc
6	Адресный вход столбца А0
7	Адресный вход строки А4
8	Свободный
9	Адресный вход строки А5
10	Адресный вход строки А6
11	Адресный вход строки А7
12	Информационный вход D
13	Выход Q
14	Выход Q
15	Вход запись / считывание WR / RD
16	Вход «Выбор микросхемы» CS

ОСНОВНЫЕ ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ

при температуре $(25 \pm 10)^\circ \text{C}$

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение	Норма			
		K561PY2A BK		K561PY2B BK	
		не менее	не более	не менее	не более
Выходное напряжение низкого уровня и высокого уровня, мВ, при: $U_{CC} = 9,45 \text{ В} \pm 1\%$	U_{OL}, U_{OL}	-	10	-	10
	U_{OH}, U_{OH}				
Напряжение функционирования, В, при: $U_{CC} = 4,5 \text{ В} \pm 5\%$	U_{CCF}	4,5	-	4,5	-
Входной ток низкого уровня и высокого уровня, мкА, при: $U_{CC} = 9,45 \text{ В} \pm 1\%$	I_{IL} I_{IH}	-	0,2	-	0,2
Выходной ток низкого уровня, мА, при: $U_{CC} = 8,55 \text{ В} \pm 1\%$	I_{OL}	2,0	-	2,0	-
	I_{OL}	1,0	-	1,0	-
Выходной ток высокого уровня, мА, при: $U_{CC} = 8,55 \text{ В} \pm 1\%$	I_{OH}	0,6	-	0,6	-
	I_{OH}	0,2	-	0,2	-
Ток потребления, мкА, при: $U_{CC} = 9,45 \text{ В} \pm 1\%$	I_{CC}	-	10	-	200
Ток утечки по двум выходам, мкА, при: $U_{CC} = 9,45 \text{ В} \pm 1\%$	I_{CL}	-	1	-	1,5
Время цикла записи (считывания), нс, при: $U_{CC} = 8,55 \text{ В} \pm 2\%$	t_{CYW} (t_{CYR})	-	800	-	1300
Время выборки относительно сигнала выбора микросхемы, нс, при: $U_{CC} = 8,55 \text{ В} \pm 2\%$	t_A	-	600	-	1000

Содержание драгоценных металлов в 1000 шт. микросхем:
- золото
Цветных металлов не содержится.

НАДЕЖНОСТЬ

Наработка микросхем (T_n) в режимах и условиях, допускаемых ТУ, 50000 ч, а в следующем облегченном режиме при: $U_{CC} = 5 \text{ В}$ – 60000 ч.

Интенсивность отказов в течение наработки не более $1 \cdot 10^{-6}$ 1/ч.

Гамма-процентный срок сохраняемости микросхем (T_{Cy}) при $\gamma = 95\%$ при хранении их в условиях, установленных ГОСТ 21493-76, 15 лет.

ГАРАНТИИ ИЗГОТОВИТЕЛЯ

Изготовитель гарантирует соответствие микросхем требованиям АДБК.431200.731-07 ТУ при соблюдении потребителем режимов и условий эксплуатации, правил хранения и транспортирования, установленных ТУ.

Гарантийный срок хранения 15 лет со дня изготовления.

Гарантийная наработка:

- 50000ч – в режимах и условиях, допускаемых ТУ;
- 60000 ч – в облегченном режиме.

Гарантийная наработка исчисляется в пределах гарантийного срока хранения.