

3.10. Сдвигающие регистры

Серии КМДП ИС содержат около 10 разновидностей сдвигающих регистров, предназначенных для хранения информации и ее преобразования. Сдвигающие регистры относятся к ИС среднего уровня интеграции. Основные электрические параметры сдвигающих регистров приведены в табл. 3.12.

Микросхема 564ИР1 содержит два четырехразрядных и два пятиразрядных сдвигающих регистра, имеющих общую цепь

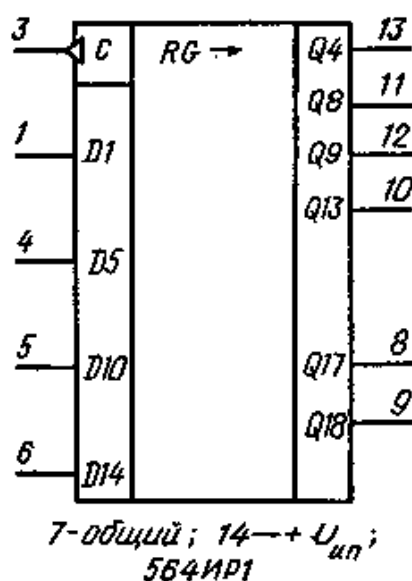
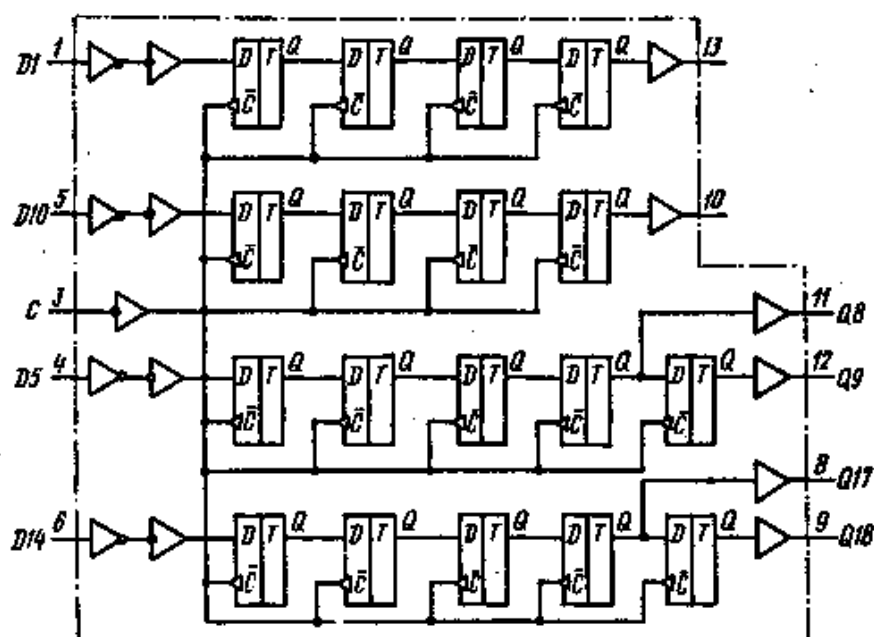
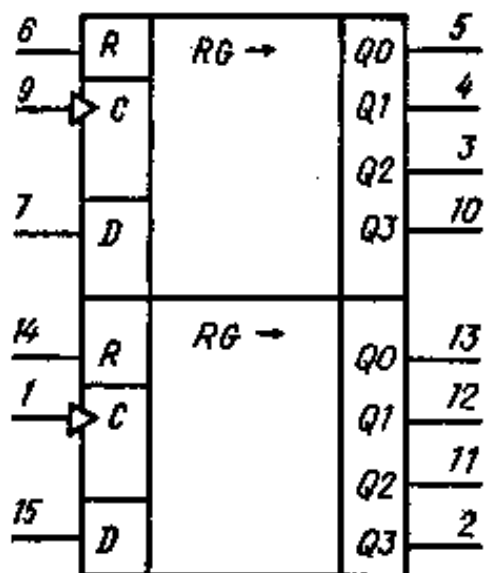
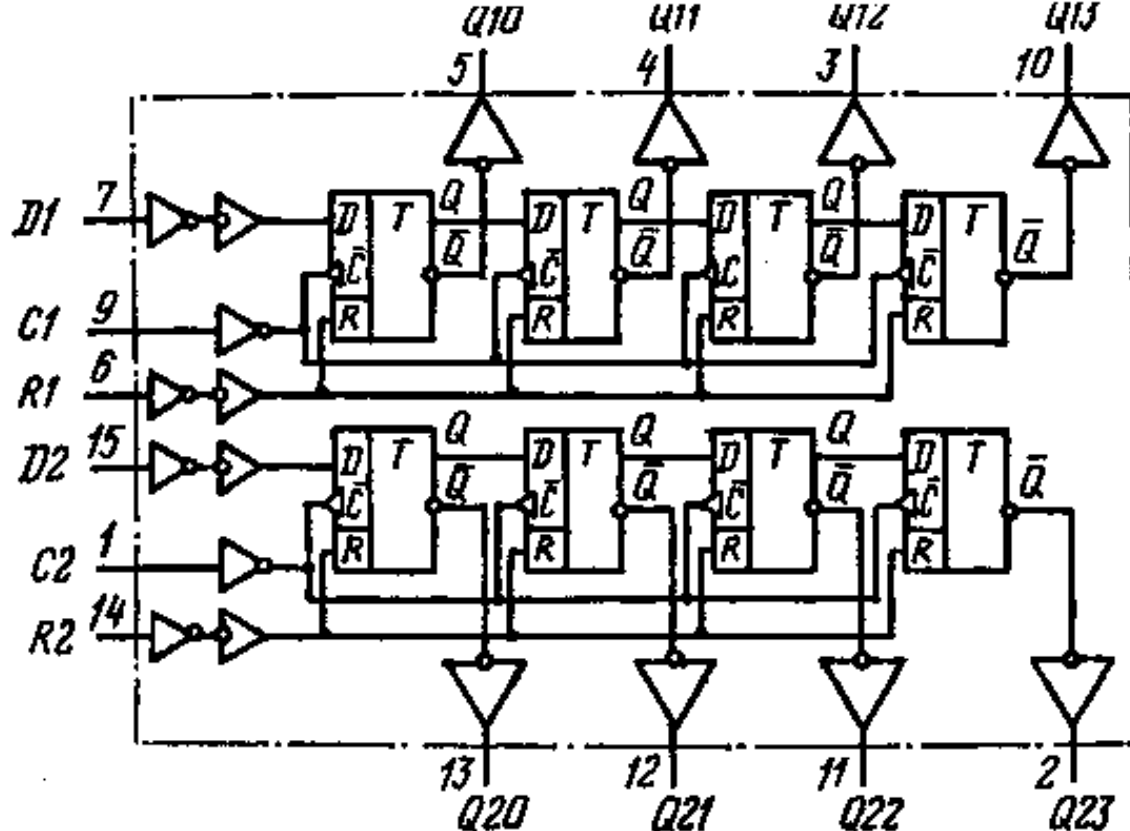


Рис. 3.95. Структурная схема регистров сдвига типа ИР1 и ИР10

Рис. 3.96. Условное обозначение ИС типа ИР1 и ИР10

синхронизации (вход С). Все регистры последовательные, имеют вход первого разряда ($D1$, $D10$, $D5$ и $D14$) и выходы Q . Четырехразрядные регистры имеют по одному выходу от последнего разряда ($Q4$ и $Q13$), а пятиразрядные имеют выходы от двух последних разрядов ($Q8$, $Q9$ и $Q17$, $Q18$). Регистры выполнены на одноканальных D -триггерах. Сдвиг информации происходит по фронту (положительному перепаду) на входе С.

Если соединить перемычками $Q4 - D5$, $Q9 - D10$, $Q13 - D14$, то получим восемнадцатиразрядный сдвигающий регистр последовательного действия с выходами $Q4$, $Q8$, $Q9$, $Q13$, $Q17$, $Q18$. Структурная схема ИС 564ИР1 приведена на рис. 3.95, а ее условное обозначение и цоколевка — на рис. 3.96.



8 — общий; 16 — $+U_{\text{уп}}$;
 К561ИР2, 564ИР2,
 Н564ИР2

Рис. 3.97. Структурная схема регистра сдвига типа ИР2

Рис. 3.98. Условное обозначение ИС типа ИР2

Микросхемы К561ИР2, 564ИР2, Н564ИР2 содержат по два независимых четырехразрядных регистра сдвига, каждый из которых имеет выходы от каждого из триггеров. Структурная схема ИС приведена на рис. 3.97, а условное обозначение и цоколевка — на рис. 3.98. Все триггеры регистров D-типа. Данные в регистр вводятся последовательно через вход D. Информация в регистре сдвигается на один разряд по каждому фронту (положительному перепаду) синхроимпульсов на входе C. Сброс регистра в нуль осуществляется подачей положительного импульса (высокого уровня) на асинхронный вход R.

Наличие выходов от каждого триггера регистра позволяет

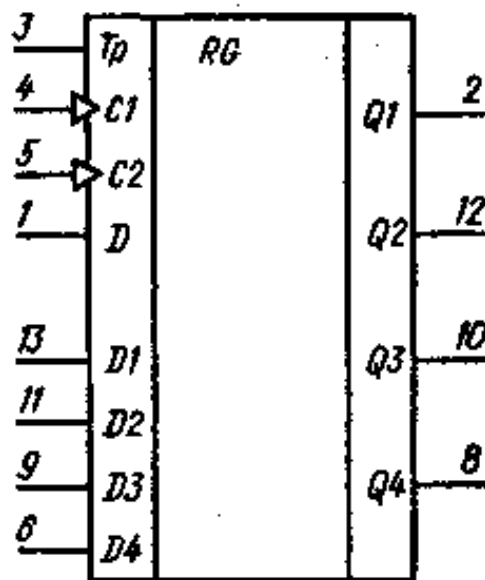


Рис. 3.99. Микросхема типа ИРЗ

7 — общий; 14 — $+U_{ин}$;
K176IP3

преобразовывать последовательный код на входе D в параллельный, снимаемый с выходов $Q0...Q3$. Из одного корпуса ИС типа ИР2 можно организовать восьмиразрядный регистр с последовательным вводом информации и параллельным считыванием. Для этого достаточно установить перемычки между выводами 6 и 14, 1 и 9, 10 и 15.

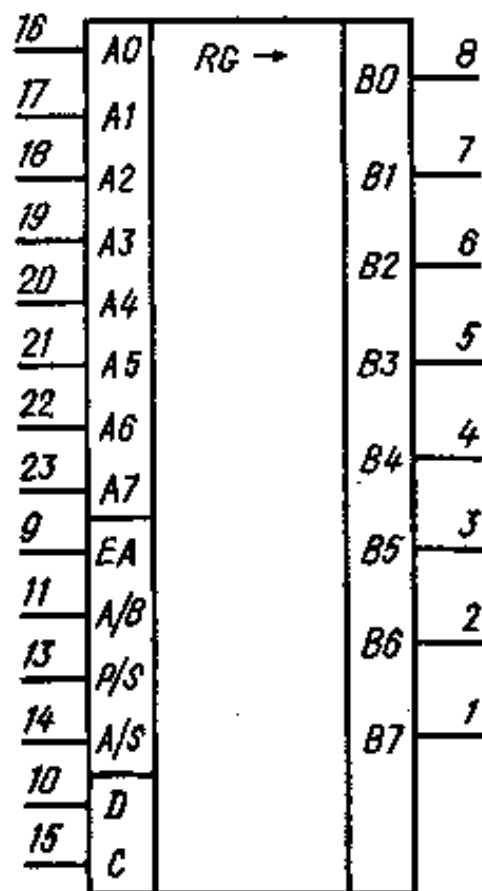
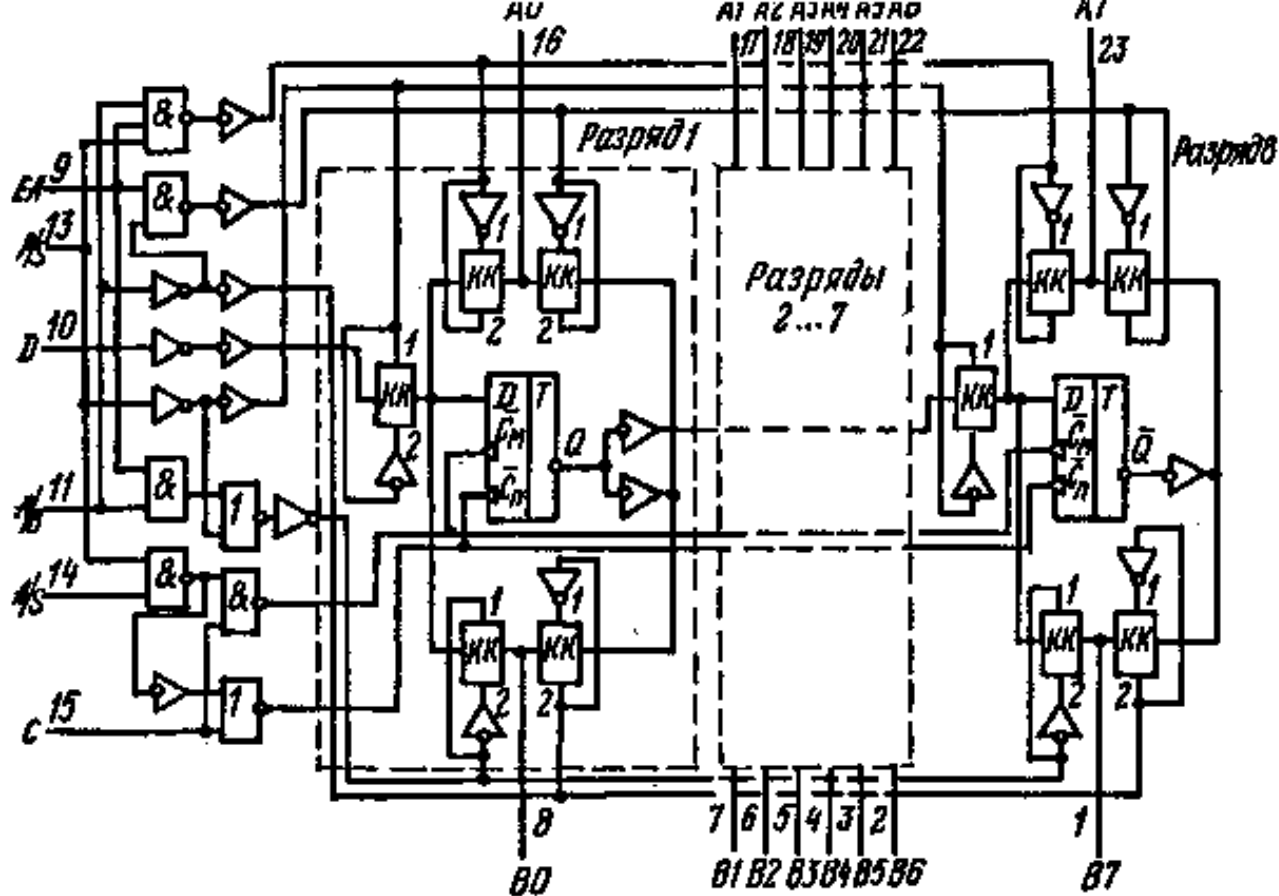
Микросхема K176IP3 содержит четырехразрядный универсальный регистр сдвига с выходами от каждого триггера. Он имеет вход D последовательного ввода информации и входы $D1...D4$ параллельной записи числа в регистр. Условное обозначение ИС K176IP3 и ее цоколевка приведены на рис. 3.99.

Вход Tr служит для управления видом записи информации в регистр. Если на входе Tr установлен низкий уровень, то в регистр сдвига разрешен последовательный ввод информации с входа D . Запись информации в этом случае осуществляется по фронту (положительному перепаду) синхриимпульсов на входе $C1$. По каждому фронту синхриимпульсов $C1$ производится сдвиг информации в регистре на один разряд.

Если на входе Tr установлен высокий уровень, то разрешен параллельный ввод (запись) информации в регистр. В этом режиме информация с входов $D1...D4$ по фронту синхриимпульса на входе $C2$ переносится в триггеры регистра. Сдвиг записанной информации возможен после установления на входе Tr низкого уровня и осуществляется синхриимпульсами на входе $C1$.

Микросхемы K561IP6, 564IP6, H564IP6 содержат восьмиразрядный регистр сдвига с последовательным и параллельным вводом информации. Кроме этого регистр имеет переключатель направления обмена информацией. Структурная схема регистра сдвига типа ИР6 приведена на рис. 3.100, а его условное обозначение и цоколевка — на рис. 3.101.

Выбор направления передачи информации определяется входом A/B . При высоком уровне на входе A/B шины $A1...A8$ подключаются к входам триггеров регистра, а шины $B1...B8$ —



12 — общий; 24 — $U_{уп}$;
 К561ИР6, 564ИР6,
 И564ИР6

Рис. 3.100. Структурная схема регистра сдвига типа ИР6

Рис. 3.101. Условное обозначение ИС типа ИР6

к выходам триггеров регистра. При этом выходы триггеров подключены постоянно, а входы триггеров подключаются к шинам $A1...A8$ при наличии разрешающего высокого уровня на входе

EA и разрешающего высокого уровня на входе *P/S* (переключатель «параллельная — последовательная запись информации»). Запись информации в триггеры производится с шин *A1...A8* синхронно с фронтом синхроимпульса на входе *C*, если на входе *A/S* (переключатель «асинхронный — синхронный режим записи») присутствует низкий уровень, и асинхронно (независимо от импульсов на входе *C*) — при высоком уровне на входе *A/S*.

При низком уровне на входе *A/V* шины *B1...B8* подключаются к входам триггеров регистра и параллельная запись в регистр с шин *B1...B8* может производиться синхронно с фронтом импульса на входе *C*, если на входе *P/S* высокий уровень, а на входе *A/S* — низкий. Асинхронная запись информации производится с шин *B1...B8*, если на входах *P/S* и *A/S* высокие уровни. Параллельное считывание информации с триггеров регистра в этом режиме производится при высоком уровне на входе *EA*.

Последовательный ввод информации с входа *D* и ее сдвиг осуществляется при низком уровне на входе *P/S* по фронтам синхроимпульсов на входе *C*. Асинхронный последовательный ввод информации в регистр сдвига невозможен.

При использовании ИС типа ИР6 следует помнить, что шины *A1...A8* имеют разрешающий вход *EA*, а шины *B1...B8* такого входа не имеют, поэтому при записи информации с шин *A1...A8* на шины *B1...B8* будет выводиться эта информация. Зависимость режимов работы от состояния входов *EA*, *P/S*, *A/V* и *A/S* сведена в табл. 3.13.

Микросхемы К561ИР9, 561ИР9, 564ИР9, Н564ИР9 содержат четырехразрядные последовательно-параллельные регистры сдвига. Структурная схема такого регистра приведена на рис. 3.102, а условное обозначение и цоколевка — на рис. 3.103. Регистр сдвига типа ИР9 содержит два последовательных входа *J* и \bar{K} . Если их соединить вместе, то получим простой *D*-вход. Высокий уровень на входе *P/S* (переключатель «параллельный режим ввода — последовательный режим ввода») определяет режим параллельного ввода информации с входов *D0...D3*. Параллельная запись осуществляется асинхронно. Если на входе *P/S* установлен низкий уровень, то установлен режим последовательного ввода со входов *J* и \bar{K} и сдвига информации по фронту (положительному перепаду) синхроимпульсов на входе *C*. Установка всех триггеров регистра в нулевое состояние осуществляется асинхронно высоким уровнем на входе *R*.

С помощью входа *T/C* можно устанавливать на выходах *Q0...Q3* прямой код (высокий уровень на входе *T/C*) или дополнительный код (низкий уровень на входе *T/C*).

Микросхема К176ИР10 содержит два четырехразрядных и два пятиразрядных регистра сдвига, имеющих общую цепь синхронизации. Структурная схема *К176ИР10* и ее условное обозначение аналогичны ИС 564ИР1 (рис. 3.95 и 3.96). Един-

Таблица 3.13. Режимы работы регистров типа ИГО

Вход				Режим
EA	P/	A/B	A/	
0	0	0	X	Последовательный синхронный ввод данных; данных на параллельных выходах А нет
0	0	1	X	Последовательный синхронный ввод данных; данные появляются на выходе В
0	1	0	1	Параллельный режим синхронных входов В; данных на выходах А нет
1	1	0	0	Параллельный режим асинхронных входов В; данных на выходах А нет
0	1	1	1	Параллельные входы данных А отключены; параллельные данные на выходах В; данные синхронно рециркулируют
0	1	1	0	Параллельные входы данных А отключены; есть данные на выходах В; данные асинхронно рециркулируют
1	1	0	X	Синхронный последовательный ввод данных; есть данные на параллельных выходах А
1	0	1	X	Синхронный последовательный ввод данных; есть данные на выходах В
1	1	0	0	Входы В синхронно параллельно принимают данные; на выходах А есть данные
1	1	0	1	Входы А асинхронно принимают данные; на выходах А есть параллельные данные
1	1	1	0	Входы А синхронно параллельно принимают данные; на выходах В — параллельные данные
1	1	1	1	Входы А асинхронно принимают данные; на выходах В — параллельные данные

ственным отличием К176ИР10 от 564ИР1 является то, что сдвиг информации и ее последовательный ввод осуществляются по срезу (отрицательному перепаду) синхроимпульса на входе С.

Микросхемы К561ИР11, 564ИР11 являются многоцелевыми регистрами 8 × 4 бита и служат основой для создания оперативной памяти малой емкости. По фронту синхроимпульса на входе Т можно записывать четырехразрядные слова с входов D0...D3 в ячейку с адресом, установленным на входах адреса записи W0...W2.

Если на входах W0...W2 установлены все низкие уровни, то по фронту синхроимпульса на входе Т осуществляется считывание информации. При этом одновременно могут счи-

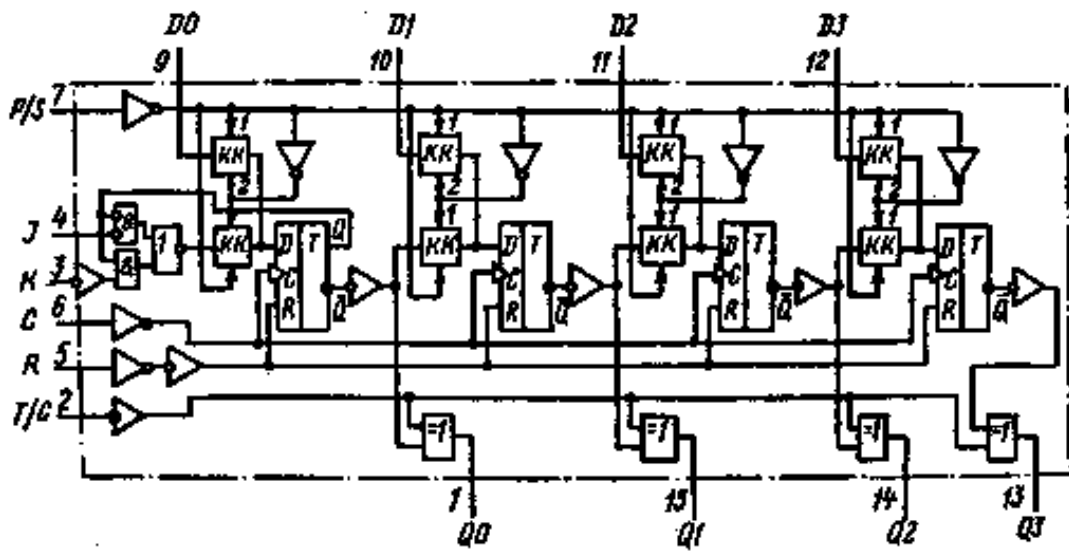
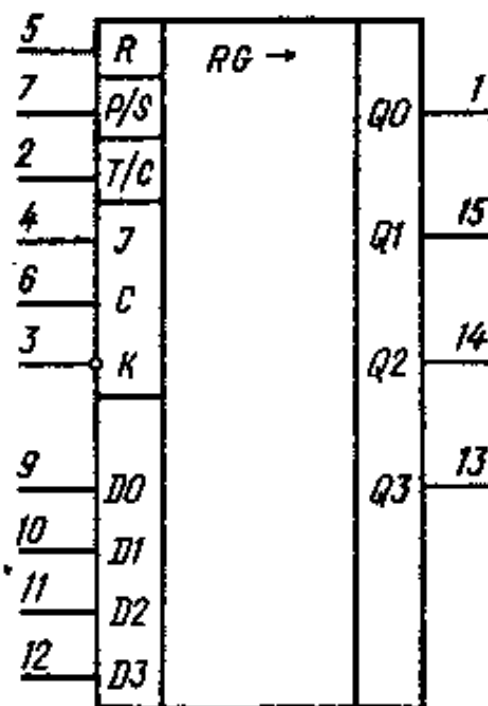
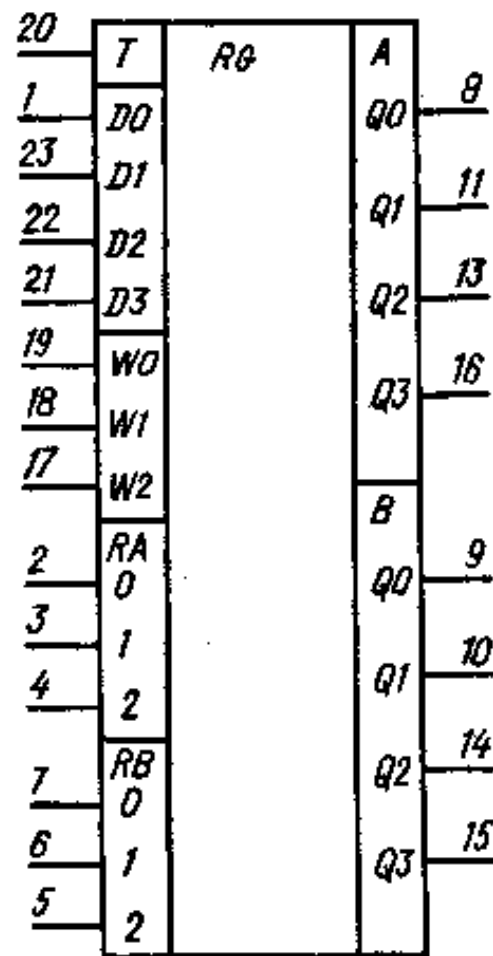


Рис. 3.102. Структурная схема регистра сдвига типа ИР9



8 — общий ; 16 — +U_{ан} ;
561ИР9, К561ИР9,
564ИР9, Н564ИР9

Рис. 3.103. Условное обозначение ИС типа ИР9



12 — общий ; 24 — +U_{ан} ;
К561ИР11, 564ИР11

Рис. 3.104. Микросхемы типа ИР11

тываться два четырехразрядных слова A и B адреса которых установлены на входах адресов считывания RA (0, 1, 2) и RB (0, 1, 2). Выходная информация появляется одновременно на выходах канала A (Q0...Q3) и канала B (Q0...Q3).

Условное обозначение и цоколевка ИС приведены на рис. 3.104.

Микросхемы К561ИР12, 564ИР12 содержат многоцелевые регистры 4×4 бита и служат основой для создания оперативной памяти малой емкости. Условное обозначение ИС и ее цоколевка приведены на рис. 3.105.

Информация с входов $D_0...D_3$ записывается в ячейку с адресом, установленным на входах E_0, E_1 по фронту синхроимпульса на входе, C при наличии высокого уровня на разрешающем записи входе WE .

Считывание двух слов A и B с адресами, установленными на входах ROA, RIA и ROB, RIB , происходит по фронту синхроимпульса на входе C при наличии разрешающих высоких уровней на входах REA и REB . Считывание одного слова A или B происходит при наличии одного разрешающего сигнала REA или REB и наличии соответствующего адреса на входах ROA, RIA или ROB, RIB . При низких уровнях на входах REA или REB соответственные выходы $A (Q_0...Q_3)$ или $B(Q_0...Q_3)$ устанавливаются в состояние высокого выходного сопротивления порядка 10^9 Ом (выходные ключи разомкнуты).

Следует отметить, что запись и считывание могут происходить одновременно при установке всех адресов и наличии всех разрешающих сигналов. Это позволяет создавать сверхоперативные запоминающие устройства.

Микросхема 564ИР13 содержит двенадцатиразрядный регистр с выходами от всех разрядов $Q_1...Q_{12}$. Последний разряд имеет также инверсный выход $\overline{Q_{12}}$. Условное обозначение регистра и его цоколевка приведены на рис. 3.106. Регистр имеет вход для последовательного ввода информации D , вход синхроимпульсов C , разрешающий вход V , стартовый вход S , выход последовательных данных QD и выход конца преобразования QC .

Вход V применяется при наращивании числа разрядов регистра путем соединения нескольких микросхем. Если регистр состоит из одной микросхемы, то вход V присоединяется к общей шине. Стартовый вход S служит для запуска цикла преобразования путем установки низкого уровня на этом входе. При этом на выходе Q_{12} устанавливается низкий уровень, а на всех остальных выходах $Q_1...Q_{11}$ и $\overline{Q_{12}}$ — высокий. Последовательная запись информации с входа D осуществляется по фронту синхроимпульса на входе C при низком уровне на входе V и высоком уровне на входе S . На выходе QD входная информация задерживается на один период синхроимпульсов на входе C . На выходе QC окончание преобразования (когда низкий уровень с выхода Q_{12} продвинется на выход Q_1) отображается низким уровнем.

Таким образом, информация в регистр заносится последовательно, начиная с Q_{12} до Q_1 без ее сдвига, сдвигается только низкий уровень, предшествующий записи информации.

Данные ИС можно использовать для построения цифроаналоговых и аналогово-цифровых преобразователей. В схемах

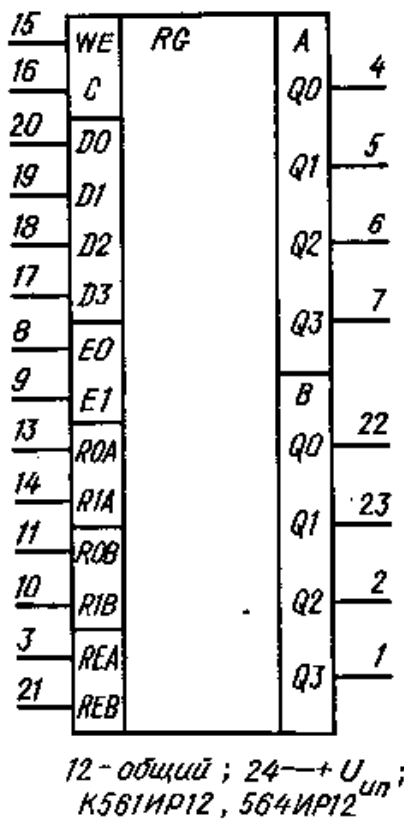


Рис. 3.105. Микросхемы типа ИР12

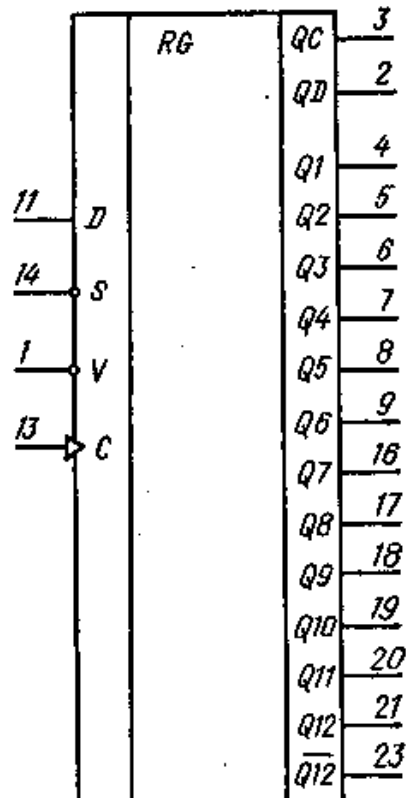


Рис. 3.106. Микросхема типа ИР13

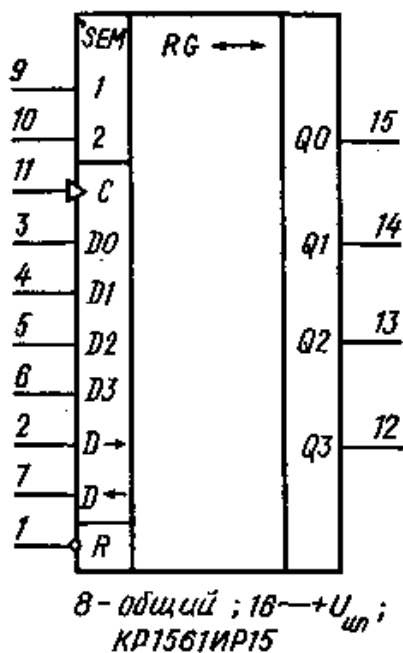


Рис. 3.107. Микросхема типа ИР15

цифроаналоговых преобразователей резистивные матрицы R-2R можно подключать непосредственно к выходам регистра без дополнительных аналоговых ключей

Микросхема КР156ИР15 содержит универсальный четырехразрядный реверсивный регистр сдвига с последовательной и параллельной записью информации. Условное обозначение и цоколевка ИС приведены на рис. 3.107.

Параллельный ввод информации с входов D0...D3 осуществляется по фронту синхриимпульса на входе C при высоких уровнях на входах SEM1 и SEM2. Последовательная за-

пись информации со входа D-> в первый разряд и сдвиг информации от первого разряда к четвертому осуществляется по фронту синхриимпульса на входе C при высоком уровне на входе SEM1 и низком уровне на SEM2. Последовательная запись информации со входа D-< в четвертый разряд и сдвиг информации по фронту синхриимпульса на входе C производится при низком уровне на SEM1 и высоком уровне на SEM2. Асинхронный сброс триггеров в нулевое состояние выполняется низким уровнем на входе R. При низких уровнях на обоих входах SEM1 и SEM2 изменений в регистре не происходит за исключением сброса в нуль. Информация на выходах Q0...Q3 присутствует всегда.

а 3.12. Основные параметры сдвигающих регистров

микросхемы	$U_{н.п.}$	$U_{нмх}^0$	$U_{нмх}^1$	$I_{нмх}$	$I_{нмх}^0$	$I_{нмх}^1$	$I_{полт}$	$t_{зд.р}^1$	$t_{зд.р}^{1,0}$	$C_{зд}$
		В	В	мкА	мА	мА	мкА	нс	нс	пФ
1	2	3	4	5	6	7	8	9	10	11
564ИР1	5	0,8	4,2	—	0,125	-0,1	0,5	800	800	0,5
	10	1,0	9,0	—	0,25	-0,2	1,0	400	400	1,25
	15	—	—	0,05	—	—	—	—	—	—
К561ИР2	5	0,8	4,2	—	0,12	0,08	—	970	970	—
	10	1,0	9,0	—	0,25	0,2	—	380	380	10
	15	—	—	0,3	—	—	100	—	—	—
564ИР2	5	0,8	4,2	—	0,12	0,08	—	970	970	—
Н564ИР2	10	1,0	9,0	0,05	0,25	0,2	10	380	380	10
К176ИР3	9	0,3	8,2	$\pm 0,1$	—	—	100	—	—	—
К561ИР6	5	0,8	4,2	—	0,05	-0,02	50	1250	1250	—
	10	1,0	9,0	0,05	0,14	-0,05	100	620	620	—
564ИР6	5	0,8	4,2	—	0,1	-0,05	5	—	—	—
Н564ИР6	10	1,0	9,0	0,05	0,25	-0,125	10	500	500	5
К561ИР9	5	0,8	4,2	—	0,35	0,25	—	650	800	—
	10	1,0	9,0	—	0,85	0,6	—	235	360	10
	15	—	—	0,3	—	—	20	—	—	—
561ИР9	5	0,8	4,2	—	0,35	0,25	—	650	800	—
	10	1,0	9,0	—	0,85	0,6	—	235	360	10
	15	—	—	0,1	—	—	20	—	—	—
564ИР9	5	0,8	4,2	—	0,25	0,25	5	650	800	—
Н564ИР9	10	1,0	9,0	0,05	0,35	0,60	10	235	360	10
К176ИР10	9	0,3	8,2	$\pm 0,5$	—	—	100	—	—	—
К561ИР11	5	0,8	4,2	—	0,2	-0,12	400	—	—	—
	10	1,0	9,0	0,05	0,5	-0,2	800	450*	450*	—
564ИР11	5	0,8	4,2	—	0,4	0,3	40	600*	600*	—
	10	1,0	9,0	0,05	0,9	0,5	80	300*	300*	8
К561ИР12	5	0,8	4,2	—	0,2	-0,2	40	6000	6000	—
	10	1,0	9,0	0,05	0,5	-0,2	400	2250	2250	—
564ИР12	5	0,8	4,2	—	0,4	0,5	4	—	4000	—
	10	1,0	9,0	0,05	0,9	0,5	40	1500	1500	8
564ИР13	5	0,8	4,2	—	-1,75	1,75	—	350	350	2
	10	1,0	9,0	0,05	-8,0	8,0	—	150	150	5
	15	—	—	—	—	—	10	—	—	—
КР1561ИР15	5	0,5	4,5	—	0,44	-0,44	20	550	550	—
КР1561ИР15	10	1,0	9,0	—	1,1	-1,1	40	220	220	—
	15	1,5	13,5	$\pm 0,3$	3,0	-3,0	80	170	170	—

* Для разных выходов параметр имеет различное значение (пояснения в тексте).